

## V38a RADX-4 FFTによる空間時間FFTプロセッサの構成と4進パラメータ

大師堂 経明、遊馬邦之、田中 尚樹、竹内央、国吉 雅也、後藤 健太郎、鈴木 智也、水木 さおり、水野 桂寿、福岡 浩二、梅村朋弘 (早稲田大学)

ベースバンドアナログ信号により、世界で初の空間時間FFTプロセッサの動作を確認した(遊馬他2000秋)。大規模なC++制御ソフト(田中)、ビットシミュレーション(竹内)は完了つつある。使用したRADIX-4FFTは4進数で記述する。プロセッサ後段の時間256点FFT(T1とT2ブロック)を例にとり、データアドレスの4進数パラメータが、全体の構造の何を指定するかを以下にまとめる。256点FFTは、2進では128x8の、4進では64x4の、バタフライLSIで演算を行う。後者を16複素入力基板16枚のブロック2組(T1とT2)に割り当てるとき、各4進数パラメータは、LSIの基板上的位置、基板の番号、などを示す。遊馬の予稿にある4重のシグマは、下記の4段の演算に分解される。初めの2段はT1FFTブロックである。 $n_1, n_0$ は、4進で表したボード番号であり、それぞれの式の両辺で不変である。すなわち、演算はボードの内部のみで閉じている。初めの式の $n_2$ は、ボード上でのRADIX-4

LSIの位置を示す。また2桁の4進数 $n_3, n_2$ は、ボード内でのデータアドレスでもある。

$$X_1(k_0, n_2, n_1, n_0) = \sum_{n_3=0}^3 X_0(n_3, n_2, n_1, n_0)(-i)^{n_3 k_0}, X_2(k_0, k_1, n_1, n_0) = \sum_{n_2=0}^3 X_1(k_0, n_2, n_1, n_0)(-i)^{n_2 k_1} W^{16 n_2 k_0}, X_3(k_0, k_1, k_2, n_0) = \sum_{n_1=0}^3 X_2(k_0, k_1, n_1, n_0)(-i)^{n_1 k_2} W^{4 n_1 (4 k_1 + k_0)}, X_4(k_0, k_1, k_2, k_3) = \sum_{n_0=0}^3 X_3(k_0, k_1, k_2, n_0)(-i)^{n_0 k_3} W^{n_0 (16 k_2 + 4 k_1 + k_0)}$$