

V72c FFTにおける新アルゴリズム radix-n の開発

梅村 朋弘 (早大理工)、大師堂 経明、竹内 央、国吉 雅也、後藤 健太郎、福岡 浩二、
松村 寛夫、岳藤 一宏、遊馬 邦之

早稲田大学が開発した 256 素子電波干渉計におけるパルサーサーベイ用の新プロセッサでは、空間 16×16 point、時間 256 point の 3 次元 FFT を行う。FFT 演算のアルゴリズムには旧プロセッサの radix-2 に対して新プロセッサでは radix-4 が用いられる。radix-4FFT は 4 進数で記述し、256 point FFT において 64×4 のバタフライ LSI で演算を行う。

今回、FFT の記述として任意の n 進数によるアルゴリズム radix- n を開発した。さらに C 言語によるプログラムを開発し、そのシミュレーションを行った。radix- n の N 点 FFT では複素フーリエ変換を $\log_n N$ 段の繰り返しバタフライ演算に分解することになる。radix- n FFT の利点としては以下のことが挙げられる。

(1) 演算数の軽減

N 点 DFT における演算数が N^2 に対して、radix- n FFT では $(n-1) \times N \times \log N$ (N が偶数の場合にはさらに $1/2$) に軽減

(2) 任意のアンテナ数

電波干渉計を構成する場合のアンテナ数を任意に設定可能 (radix- a FFT プロセッサではアンテナ数が a の乗数に限られる)