

W35b

Flexible FPGA と SDRAM による MAXI 地上試験システムの開発

– (I) 設計コンセプト

片岡 淳、河合 誠之 (東工大理/NASDA)、能町 正治 (阪大理)、吉田 篤正 (青学理工)、小浜 光洋、三原 建弘、根来 均、桜井 郁也 (理研)、松岡 勝 (NASDA) 他 MAXI チーム

国際宇宙ステーション (ISS) に搭載される全天 X 線監視装置 (MAXI) は、2005 年度の打上げを目指して開発が進められている。2 種類の搭載検出器 (GSC/SSC) は製作フェーズに入り、これを処理するアナログ部 (AE) とデジタル部 (DP) とともに搭載モデルの製作が始まっている。それぞれが独立な環境で開発されるため、最終的な噛み合わせの前に各部の性能を徹底的に調べ、問題点の洗い出しを早急に行なう必要がある。

本講演では、50,000 ゲートのダウンロード可能な FPGA と、16 Mbyte シンクロナス DRAM を用いた MAXI 地上試験システムの開発を行なった。reconfigurable FPGA は 90 年代後半より急速に普及した FPGA で、内部論理を自由に電気消去してプログラミングを行なうができる。また シンクロナス DRAM は入力クロックに同期して動作する新しいタイプの DRAM で、100 MHz 以上の高速動作が可能である。これらを組み合わせることで、コンパクトで汎用性の高いデータ処理システムを構築した。本講演では応用の一例として、MAXI 疑似 AE および疑似 DP の試作について報告する。わずか VME I/O ボード一枚で、MAXI-GSC のデータ取得、コマンド送信すべての機能を実現した。

講演は二度に分け、今回は設計方針と動作確認 (特に疑似 DP の評価) について述べる。また、同様な汎用システムを他分野に応用した場合の「次世代多チャンネル高速データ処理」の可能性についても述べたい。