

R02a GRAPE-DR ボードの開発状況

牧野淳一郎 (国立天文台)、福重俊幸 (K & F Computing Research)、藤野 健 (東京大学)

次期 GRAPE 開発プロジェクトである GRAPE-DR 計画は平成 16 年度科学技術振興調整費に採択され、5 年間の予定で研究開発が始まった。GRAPE-DR では、従来の、粒子間の重力相互作用の計算に専用化したパイプラインを 1 LSI チップに集積するという考え方から大きく離れ、多様なアプリケーションに適用可能なプログラマブルなシステムを構成する。プロセッサチップは昨年度完成し、チップ評価用ボードによるアプリケーション実行もできたので、現在は量産用ボードの開発を進めている。量産ボードは 1 ボードに 4 チップを搭載し、ボード 1 枚のピーク性能が 2 Tflops に達する見込みである。

量産用ボードのための準備として、ボードには 1 チップだけを載せるがインターフェースを PCI-X から PCI-Express に変更したボードの試作、評価を現在行っている。このボードではオンボードで DRAM を搭載し、インターフェース性能も含めた実際のアプリケーションの性能評価ができる。本発表では、このボードの動作状況、チップの性能評価について発表する。