

W50b シリコンドリフト検出器と組み合わせた波形弁別用 ASIC の性能評価

土士田享彬、山岡和貴、新井雄介、吉田篤正 (青山学院大)、池田博一、高橋忠幸 (ISAS/JAXA)、
Andreas Pahlke (KETEK GmbH)、森國城 (クリアパルス)、加藤博 (理研)

シリコンドリフト検出器 (SDD) は、軸対称なドリフト電場で生成キャリアを中心軸付近の小面積アノードに収集する構造をしており、液体窒素等の寒剤を用いることなく、簡易な冷却システムで優れた性能を発揮する。我々は、SDD にシンチレータをマウントすることで、1keV ~ 1MeV の X ~ γ 線を高エネルギー分解能で観測するガンマ線バースト検出器を開発している。しかし、単体の SDD は最大で 100mm² であり、実用化には多素子化が必須となってくる。そこで我々は7チャンネル SDD を試作し、信号処理回路として、JAXA の Open-IP Project に基づき設計、製作された波形弁別用 8 チャンネル ASIC を用いた。ASIC の消費電力は約 34mW で、従来のディスクリートなモジュールを使用した場合の消費電力と比べて 8 チャンネル分で約 1/8000 にすることが出来る。現在までに、単素子の SDD と ASIC を組み合わせて性能評価を行ったところ、304eV@5.9keV となり、Mn-K $_{\alpha}$ と Mn-K $_{\beta}$ の分離に成功している。また入力電圧に対する ASIC の線形性が 2000mV 程度となり、希望するエネルギー領域を満たすことも確認した。今回の講演では、ASIC を用いた検出器の性能評価に関して、シンチレータと SDD の波形弁別評価の結果と合わせて発表する。