

W13b 遠赤外線画像センサのための FD-SOI-CMOS 集積回路の開発

和田武彦、永田洋久、池田博一 (ISAS/JAXA)、新井康夫 (高エネルギー加速器研究機構)、大野守史 (産業技術総合研究所)、長勢晃一 (総研大)

遠赤外線画像センサでは検出器付近で信号増幅と多重化を行うため、読みだし集積回路を 4K 以下の極低温で駆動させる必要がある。しかし、標準的な CMOS 集積回路は、30K 以下に冷却すると N-ch MOS FET の特性が大幅に悪化することが知られており、P-ch MOS FET のみを使用した回路構成 (PMOS) にせざるを得なかった。そのため、消費電力の増大や、ゲイン低下による回路動作の不安定化を招き、観測性能を劣化させる原因となっていた。

我々は、完全空乏型 (FD-) の Silicon on Insulator (SOI-) CMOS 技術を用いてこの困難を克服し、4K で動作するオペアンプの開発に成功したので報告する。FD-SOI CMOS の特徴は、極低温でも N-ch, P-ch 両方で良好な特性が得られる事である (和田他 2009 年秋季年会 W08b)。標準的な CMOS 回路構成を採用することで、大幅なゲインの向上を実現できた (open loop gain=7000)。十分なゲインが確保できたことで、回路構成がシンプルになり、超消費電力 (1.3 μ W) を実現した。また、極低温超低消費電力という苛酷な条件にも関わらず、通常の CMOS 集積回路と遜色ない入力換算雑音特性 ($15\mu\text{V}/\sqrt{\text{Hz}}$ at 1Hz)、入力オフセット電圧 (2mV)、出力信号電圧振幅 (1.3V) が得られており、1000 素子程度のゲルマニウム遠赤外線画像センサー実現にむけて、大きな進歩が得られたと考える。一方、トランジスタサイズの最適化や回路構成の工夫などが十分でなく雑音特性などに向上の余地がある、多画素化に向けた特性のバラツキの評価が十分でない、低背景放射環境での超高感度分光観測で問題となるリーク電流の測定が十分でない (上限値 10^{-16} A)、など、課題も残っている。