

V127c SIS ミキサのデバイス製造プロセス標準化への取り組み

宮地晃平, Wenlei Shan, 江崎翔平, 田村友範, Matthias Kroug, 鷗澤佳徳 (国立天文台)

我々は、これまでミリ波・サブミリ波での高感度な検出デバイスである超伝導体-絶縁体-超伝導体 (SIS) からなる SIS 素子の研究開発を継続して行ってきた。SIS 素子の基本形は Nb/ AlO_x -Al/Nb 構造であり、このシンプルな構造を基本に製作される。

現在、我々は SIS 素子製造の標準化プロセスの確立を目指しており、この目的のもと行ってきた実験結果について、デバイス製造時の不純物混入による影響 (2018 年春季天文学会: 宮地)、SIS 接合のエッチング条件最適化 (2018 年秋季天文学会: 宮地)、リーク電流抑制 (2019 年春季応用物理学会: 高木) という内容でこれまで報告を行ってきた。標準化プロセスは、最終目的として、SIS 素子の臨界電流密度を制御し、いつでも高い性能指数 R_{sg}/R_n 値かつ高い歩留まりで作製する製造技術の確立であるが、これまでのデバイス開発においては、導通不良の素子 (オープン) や、低い R_{sg}/R_n 値の素子等が散見されている。その原因として考えられることは、酸化膜の僅かなピンホールが存在する可能性や、SIS 素子の上部 Nb 電極のエッチングが不十分である等 (ショート) が考えられている。また、作製パターンの定義づけに使用しているレジストの形状や残渣等についても影響している可能性がある。

今回の研究発表では、①SIS 素子の I/V 測定結果とその SEM 像との比較による不良解析 (I/V 測定結果を分類し、接合付近におけるそれらの SEM 観察結果との比較)、②SIS 接合の周辺形状と I/V 測定結果依存性について報告する。