

V314a SOI 技術を用いた新型 X 線撮像分光器の開発 48 : PDD 構造におけるリーク電流の原因特定とその解決手法

行元雅貴, 森浩二, 武田彩希, 西岡祐介, 三枝紀嵐, 米村修斗, 石田辰徳, 泉大輔, 岩切卯月, 梅野飛羽 (宮崎大学), 鶴剛, 内田裕之, 天野雄輝, 佳山一帆, 松田真宗 (京都大学), 倉知郁生 (ディーアンドエス), 新井康夫 (KEK), 幸村孝由, 萩野浩一, 北島正隼, 土居俊輝 (東京理科大学), 田中孝明 (甲南大), 川人祥二, 安富啓太 (静岡大学), 亀濱博紀 (沖縄高専)

我々は、X 線天文衛星「FORCE」搭載に向けて X 線 SOI-CMOS ピクセル検出器「XRPIX」の開発を進めている。XRPIX は Silicon-On-Insulator (SOI) 技術を用いることで、厚い空乏層を持つセンサ層と CMOS 回路層を一枚板に形成できる特徴を持つ。最新の XRPIX8 ではセンサ層表面を覆うようにウェルを形成し、固定電位層として用いる Pinned-Depleted-Diode (PDD) 構造を導入している。PDD 構造の導入により XRPIX の分光性能は大きく向上した一方で、初期の PDD 構造にはリーク電流が生じていた。我々はデバイスシミュレーションと実機での測定を組み合わせ、リーク電流の経路を調査し、リーク電流は PDD 構造を構成する P 型ウェルからセンサ層の P 型基板へ流れる正孔電流であるという示唆を得た。また、原因は、間にある N 型ウェルの不純物濃度が不足しており、バックバイアス電圧を印加した際に十分なポテンシャル障壁を形成できていないことであると推測した。今回、我々は N 型ウェルの不純物濃度の増加度合いの異なる素子を複数試作して、実際にリークが抑制できることを確認し、抑制に必要な不純物濃度の条件を求めた。本講演では PDD 構造のリーク電流の原因特定とその解決手法についての詳細を報告する。